

PATENT ABSTRACTS OF JAPAN

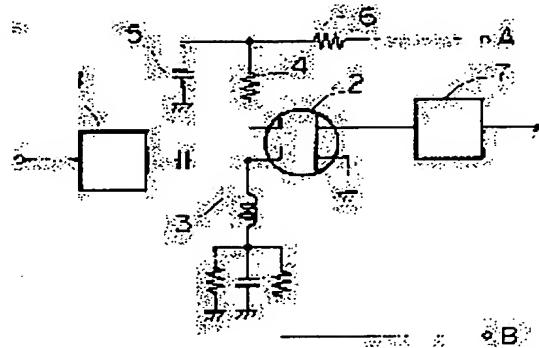
(11)Publication number : **2002-176371**
 (43)Date of publication of application : **21.06.2002**

(51)Int.CI.

H04B 1/18
H03F 1/32
H03F 3/193
H04N 5/44

(21)Application number : **2000-377996**(71)Applicant : **ALPS ELECTRIC CO LTD**(22)Date of filing : **07.12.2000**(72)Inventor : **YAMAMOTO MASAKI****(54) HIGH FREQUENCY AMPLIFYING CIRCUIT FOR UHF TELEVISION TUNER****(57)Abstract:**

PROBLEM TO BE SOLVED: To reduce distortion when a dual gate FET amplifies the television signal of a UHF band.
SOLUTION: A circuit is provided with an FET 2 where the television signal of the UHF band is inputted to the first gate and the gain is changed by AGC voltage applied to the second gate. The second gate is grounded through a series circuit constituted of a resistor 4 and a DC blocking capacitor 5. The impedance of the DC blocking capacitor 5 is made sufficiently smaller than the resistance of the resistor 4 in the UHF band.

**LEGAL STATUS**[Date of request for examination] **20.10.2003**

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

[rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-176371

(P2002-176371A)

(43)公開日 平成14年6月21日(2002.6.21)

(51)Int.Cl'	識別記号	F I	テーコート(参考)
H 04 B 1/18		H 04 B 1/18	E 5 C 0 2 5
H 03 F 1/32 3/193		H 03 F 1/32 3/193	C 5 J 0 9 0 5 J 0 9 2 5 K 0 6 2
H 04 N 5/44		H 04 N 5/44	K

審査請求 未請求 請求項の数3 O L (全5頁)

(21)出願番号 特願2000-377996(P2000-377996)

(71)出願人 000010098

アルプス電気株式会社

東京都大田区雪谷大塚町1番7号

(22)出願日 平成12年12月7日(2000.12.7)

(72)発明者 山本 正喜

東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

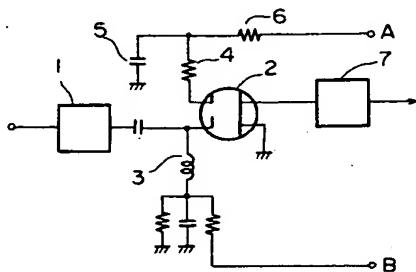
最終頁に続く

(54)【発明の名稱】 UHFテレビジョンチューナの高周波増幅回路

(57)【要約】

【課題】 デュアルゲートFETによってUHF帯のテレビジョン信号を増幅する際の歪みを少なくする。

【解決手段】 第一ゲートにUHF帯のテレビジョン信号が入力され、第二ゲートに印加されるAGC電圧によって利得がえられるFET 2を備え、第二ゲートを抵抗4と直流カットコンデンサ5からなる直列回路を介して接地し、直流カットコンデンサ3のインピーダンスをUHF帯において抵抗4の抵抗値よりも十分小さくした。



結果、AGC電圧の電源側インピーダンスとなる給電抵抗6の如何によらず、第二ゲートは抵抗4によって高周波的に確実に接地される。

【0011】ここで、直流カットコンデンサ5は第二ゲートG2を抵抗4で接地すると共にグランドから直流通じて絶縁するためのものであり、UHF帯においてはきわめて低いインピーダンスとなるような容量値に設定される。従って、AGC電圧にリップル成分が重畠されても、直流カットコンデンサ5によって除去される。また、直流カットコンデンサ5が特つ容量性リアクタンスや残留インダクタンス等による誘導性リアクタンスがUHF帯において抵抗4の純抵抗成分に対して無視し得る程度（ほぼ1/20以下が望ましい）となるように相互の値が設定される。

【0012】FET2で増幅されたUHF帯のテレビジョン信号はドレインDから出力され、出力側の同調回路7に入力され、そこで受信すべきUHF帯のチャンネルのテレビジョン信号が選択されて図示しない混合器に入力される。

【0013】この結果、FET2をソース接地とゲート接地との二つのシングルゲートFETで等価的に表した場合の高周波増幅回路の等価回路は図2に示すようになり、第二ゲートG2は高周波的に抵抗4の純抵抗成分によって接地されることになる。

【0014】ここで、第二ゲートG2に接続された抵抗4の抵抗値を75オームにした場合の混変調特性の一例（チャンネル69）は図3のX2に示すようになり、FET2の利得を25dB以上減衰した場合で従来よりも改善され、特に、35dB以上の減衰ではほぼ10dBの改善が得られる。この改善は純抵抗に基づく負帰還によるものと考えられる。

【0015】また、抵抗4の抵抗値を大きくすれば混変調のさらなる改善が得られることが確認されたが、同時にFET2の利得の低下やNF（雑音指数）の悪化を伴うことも確認された。図4は抵抗4の抵抗値に対する利得変化とNFの変化を調べたものあり、Y1が利得変化、Y2がNF変化を表す。抵抗値が大きくなるほど利得が下がり、NFも悪化するが、抵抗値100オームでは利得の低下は1.2dB以内、NFも0.3dBの変化範囲で、その変化は僅かである。しかし、利得は100オーム以上になると急激に低下する。

【0016】一方、図5は抵抗4の抵抗値に対する混変調特性とPCSビート特性との変化を示したものであり、Z1が混変調、Z2がPCSビートである。ここで、PCSビートとは映像搬送波信号と音声搬送波信号と色副搬送波信号との三つの信号によって帯域内に発生する妨害信号（ビート信号）のことであり、映像搬送波信号に対するレベル差で示している。従ってこの数値が大きいほど優れていることになる。また、混変調及びPCSビートはFETの利得をAGC電圧によって40dB

B減衰した状態で測定している。図5から明らかのように、抵抗4の抵抗値が大きくなるほど混変調、PCSビート共に改善され、100オームではほぼ10dBとなる。

【0017】以上のように、抵抗4の抵抗値によって各特性が変化するが、25オーム乃至100オームの範囲であれば、利得、NFが僅かに悪化するが、混変調、PCSビート等の歪みは大きく改善される。

【0018】

【発明の効果】以上のように、本発明のUHFテレビジョンチューナーの高周波増幅回路は、第一ゲートにUHF帯のテレビジョン信号が入力され、第二ゲートに印加されるAGC電圧によって利得が変えられるFETを備え、第二ゲートを抵抗と直流カットコンデンサとからなる直列回路を介して接地し、直流カットコンデンサのインピーダンスをUHF帯において抵抗の抵抗値よりも十分小さくしたので、FETには抵抗によって帰還がかかり、歪みが改善される。

【0019】また、抵抗を第二ゲートに接続し、直流カットコンデンサを接地し、AGC電圧を抵抗と直流カットコンデンサとの接続点に印加することで、AGC電圧の電圧源インピーダンスが第二ゲートに結合しないので、第二ゲートは抵抗のみによって確実に接地される。

【0020】また、抵抗の抵抗値を25オーム乃至100オームの範囲に設定したので、利得、NFの値の悪化に対して、混変調、PCSビート等の歪みは大きく改善される。

【図面の簡単な説明】

【図1】本発明のUHFテレビジョンチューナーの高周波増幅回路の構成を示す回路図である。

【図2】本発明のUHFテレビジョンチューナーの高周波増幅回路の等価回路図である。

【図3】本発明と従来のUHFテレビジョンチューナーの高周波増幅回路における利得減衰量に対する混変調特性の比較図である。

【図4】本発明のUHFテレビジョンチューナーの高周波増幅回路における利得とNFとの特性変化図である。

【図5】本発明のUHFテレビジョンチューナーの高周波増幅回路における混変調特性の変化図である。

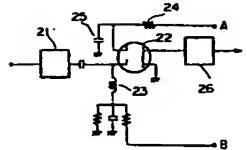
【図6】従来のUHFテレビジョンチューナーの高周波増幅回路の構成を示す回路図である。

【図7】従来のUHFテレビジョンチューナーの高周波増幅回路の構成を示す回路図である。

【符号の説明】

- 1 入力同調回路
- 2 FET
- 3 ピーキングコイル
- 4 抵抗
- 5 直流カットコンデンサ
- 6 給電抵抗

【図6】



【手続補正番】

【提出日】平成13年12月7日(2001.12.7)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正内容】

【0002】

【従来の技術】図6は従来のUHFテレビジョンチューナの高周波増幅回路(以下単に高周波増幅回路という)を示し、UHF帯のテレビジョン信号は入力同調回路2

1を介してデュアルゲートFET T22の第一ゲートG1に入力される。また、第一ゲートG1にはUHF帯の低域の利得低下を補正するためのピーピングコイルZ3が接続され、第一ゲートG1にはこのピーピングコイルZ3を介して電源Bからバイアス電圧が印加される。FET T22の利得を変えるためのAGC電圧Aは給電抵抗R4を介して第二ゲートG2に印加される。第二ゲートG2は接地コンデンサZ5を介して接地される。接地コンデンサZ5は第二ゲートG2を高周波的に接地するためのものであり、その容量値は数nF(ナノファラッド)に選ばれる。また、ソースSも高周波的に接地される。

フロントページの続き

Fターム(参考) 5C025 AA25 AA28
 5J090 AA01 CA21 DN02 FA17 GN01
 GN06 HA13 HA25 HA29 HA32
 HA33 KA14 MA13 MN01 SA08
 TA02
 5J092 AA01 CA21 FA17 HA13 HA25
 HA29 HA32 HA33 KA14 MA13
 SA08 TA02 VL10
 5K062 AA08 AB01 AC02 AD04 BB01
 BB07 BB09 BB16